

## Modelado de fallas en circuitos con amplificadores operacionales utilizando Bond Graphs

César Peraza M.<sup>(1)</sup>, José Gregorio Díaz<sup>(1)</sup>, Francisco Arteaga<sup>(1)</sup>,  
Carlos Villanueva<sup>(1)</sup>, Francisco González-Longatt<sup>(2)</sup>

<sup>(1)</sup> Centro de Investigación y Tecnología en Automatización, Electrónica y Control (CITAEC), Facultad de Ingeniería, Universidad de Carabobo, Valencia, Venezuela.

<sup>(2)</sup> Universidad Nacional Experimental de la Fuerza Armada, Maracay, Venezuela.  
Email: cperazam@gmail.com, jpdiazp@cantv.net, farteaga20@gmail.com, cvillanu@uc.edu.ve, fglongatt@ieee.org

### Resumen

Las técnicas de detección e identificación de fallas basadas en grafos de enlace (bond graphs, en inglés) han demostrado su importancia en numerosos campos de la ingeniería. Si se dispone de modelos de grafos de enlace para los dispositivos electrónicos, es posible extender estas técnicas a sistemas electrónicos y mecatrónicos complejos. En el presente artículo, se desarrolla un modelo, capaz de reproducir tanto el comportamiento normal como bajo ciertas condiciones de falla para un amplificador inversor construido con un amplificador operacional. El mismo es validado contrastando su funcionamiento con otros modelos de amplia aceptación.

**Palabras clave:** Amplificador operacional, inversor, grafo de enlace, falla.

## Modeling of faults in operational amplifier circuits using Bond Graphs

### Abstract

Fault detection and identification techniques based on bond graphs have proved their importance in many engineering fields. In order to apply these techniques to complex electronic and mechatronic systems, it is necessary to have bond graph models of electronic devices. In this paper a model is obtained, which reproduces the behavior of an inverter using an operational amplifier, both under normal and faulted operation conditions. The model is validated against other models currently accepted.

**Keywords:** Operational amplifier, inverter, bond graph, fault.

### 1. INTRODUCCIÓN

A pesar de que la confiabilidad de los sistemas ha ido aumentando con el avance de la tecnología, las fallas de los mismos siguen siendo inevitables, por lo que la investigación enfocada en su detección y diagnóstico se ha constituido en un importante campo de interés para numerosos investigadores, los cuales han abordado el problema desde diferentes puntos de vista [1-3].

Son varios los métodos desarrollados hasta ahora para la detección e identificación de fallas en sistemas de ingeniería, los cuales han sido organizados de

distintas maneras por los especialistas [4-6]. No obstante, una forma de clasificación muy utilizada los divide en dos, según estén o no basados en modelos matemáticos, bien sean analíticos o estadísticos [7]. En el caso de los métodos fundamentados en modelos analíticos, se ha venido ensayando últimamente un enfoque basado en grafos de enlace (conocidos en inglés como bond graphs) [8-13], en el cual se aprovechan las facilidades de representación en múltiples dominios físicos (mecánico, eléctrico, electrónico, hidráulico, térmico, etc.) de los grafos de enlace y su notable facilidad de visualización, así como las nociones de causalidad derivativa e integrativa [14], asociadas a los modelos elaborados con estos grafos.

Por otra parte, son varias las investigaciones que han abordado la representación de dispositivos electrónicos mediante grafos de enlace [15, 16]; sin embargo, el presente trabajo se enfoca en el problema de modelar con bond graphs el comportamiento de un amplificador inversor construido con un amplificador operacional, tanto en operación normal como bajo ciertas fallas, de modo que el mismo pueda ser utilizado en la localización de fallas dentro de sistemas electrónicos y mecatrónicos complejos.

## 2. EL AMPLIFICADOR OPERACIONAL.

Un amplificador operacional (abreviadamente, op amp, del inglés operational amplifier) es un amplificador electrónico de voltaje con muy alta ganancia, entradas diferenciales y, generalmente, una única salida [17]. En la Figura 1 se muestra la representación esquemática generalmente utilizada con los amplificadores operacionales. Se observan los terminales  $V^+$  y  $V^-$ , correspondientes a la polarización del circuito integrado, las entradas N (inversora) y P (no inversora), y la salida  $V_o$ .

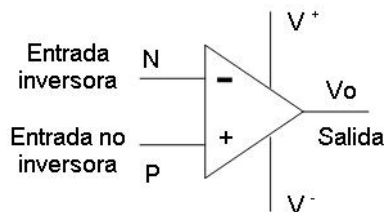


Figura 1. Representación esquemática de un amplificador operacional.

Cuando se considera al op amp como un elemento ideal, sus características son: impedancia de entrada infinita, impedancia de salida nula, ganancia de tensión infinita, ancho de banda infinito, salida nula cuando ambas entradas son iguales, corriente nula de polarización a fin de generar una respuesta funcional en sus entradas, voltaje nulo de desviación u offset (lo que implica una perfecta adaptación entre las etapas de entrada), y ausencia de desviación en sus características con los cambios de temperatura y valores de voltaje aplicados [18,19].

Sin embargo, en la realidad, el amplificador operacional presenta desviaciones con respecto a este comportamiento ideal, algunas de las cuales son las siguientes [19]:

1) Voltaje de desviación (offset) a la entrada ( $V_{off}$ ): en un op amp ideal, cuando se cortocircuitan las entradas, la salida se anula. En un amplificador operacional real, para que la salida se anule, es necesario aplicar una pequeña tensión ( $V_{off}$ ) entre las entradas. Este voltaje se origina en el desequilibrio entre las dos etapas de entrada y varía con los cambios de temperatura, envejecimiento y, en menor medida, con los valores de los voltajes de polarización y de entrada.

2) Corriente de desviación ( $I_{off}$ ): debido al desequilibrio interno de los puertos de entrada, las corrientes DC absorbidas por los terminales N y P no son exactamente iguales. La diferencia entre ambas es la corriente de desviación.

3) Impedancia de entrada ( $Z_{in}$ ): en un op amp real, la impedancia de entrada es grande, pero no infinita. Además, es fuertemente dependiente de la frecuencia, ya que incorpora un elemento capacitivo, lo cual hace que disminuya con la frecuencia. No obstante, a bajas frecuencias, puede considerarse que la impedancia de entrada es resistiva pura ( $R_{in}$ ).

4) Impedancia de salida ( $Z_{out}$ ): la impedancia de salida de un op amp es pequeña, pero diferente de cero. Típicamente, se ubica en el rango de las decenas a centenas de ohmios. Nuevamente, a bajas frecuencias puede considerarse que esta impedancia es resistiva pura ( $R_o$ ).

5) Ganancia de lazo abierto ( $A$ ): en este caso, los amplificadores operacionales comerciales se aproximan mucho al caso ideal, ya que para este parámetro se consiguen valores de 250 000 y más. Disminuye con la frecuencia.

Por estas razones, se han elaborado modelos del op amp que tratan de reproducir las principales desviaciones del dispositivo con respecto a su comportamiento idealizado [20]. En la Figura 2 se muestra uno de ellos, capaz de emular satisfactoriamente el comportamiento para bajas frecuencias de un op amp real, desde el punto de vista de sus puertos de entrada y de salida (obviando los terminales de alimentación). Se observa cómo se introducen cuatro de los parámetros mencionados anteriormente, desestimándose la corriente de desviación. Este modelo se tomó como base para el modelo en grafos de enlace desarrollado en esta investigación.

Aparte de los modelos de op amp como el de la Figura 2 (basados únicamente en las señales de entrada y salida), existen modelos circuitales más complejos, los cuales emplean modelos construidos con tran-

sistemas. Estos suelen utilizarse en los simuladores de circuitos electrónicos. En la Figura 3 se muestra la versión utilizada por IEEE como referencia para el estudio del op amp con señales mixtas [21]. Este circuito fue el utilizado en la presente investigación con el fin de generar las curvas de operación normal y bajo falla del op amp, que luego debían ser reproducidas por nuestro modelo basado en grafos de enlace. Los valores ajustados para los diferentes elementos del mismo son los indicados en la Tabla 1, los cuales se corresponden con los utilizados en [22].

### 3. EL AMPLIFICADOR INVERSOR.

Con el op amp se construye el amplificador inversor mostrado en la Figura 4. Este circuito disfruta

de gran popularidad, ya que se encuentra en multitud de aplicaciones. Ello hace que su estudio sea muy importante.

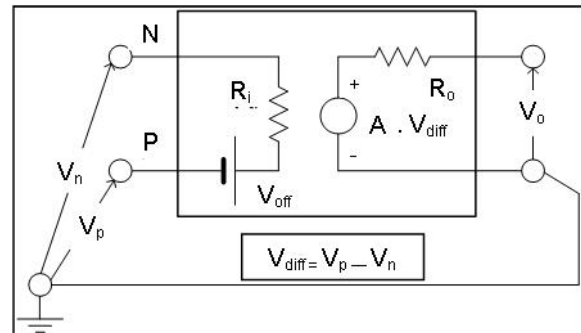


Figura 2. Modelo circuital de un amplificador operacional.

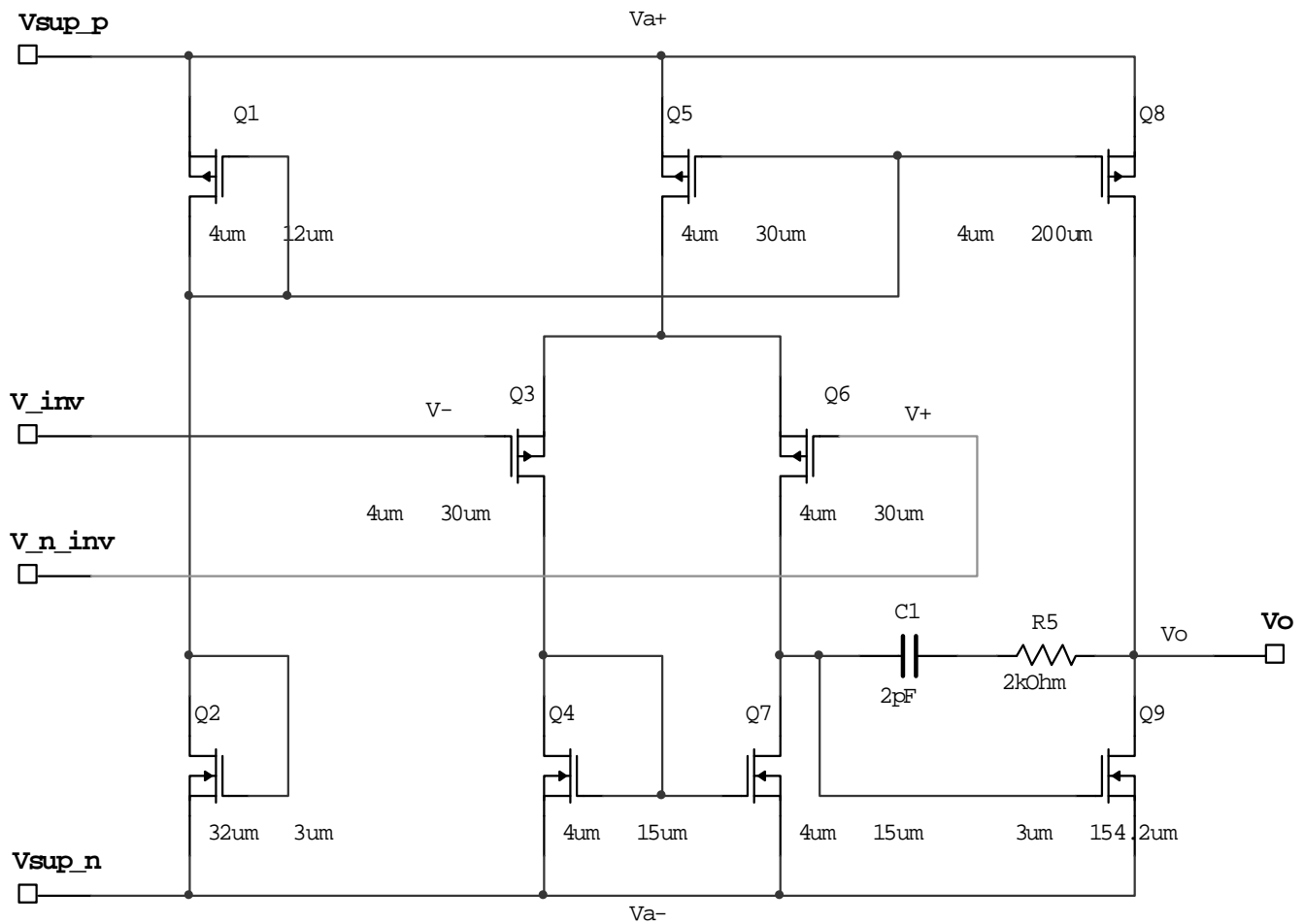


Figura 3. Modelo de op amp para señales mixtas.

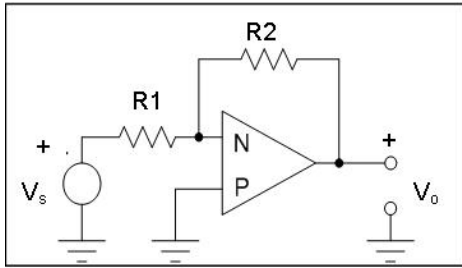


Figura 4. Amplificador inversor con op amp.

Se demuestra [23] que, en este circuito, se cumple la ecuación:

$$A_{CL} = \frac{V_o}{V_s} = -\frac{R_2}{R_1} \quad (1)$$

$A_{CL}$  se conoce como “ganancia de lazo cerrado” (no debe confundirse con  $A$ , la “ganancia de lazo abierto”, propia del amplificador operacional e independiente, por lo tanto, de los elementos externos a él). Variando los valores de las resistencias  $R_1$  y  $R_2$ , es posible modificar la amplificación del circuito.

Esta configuración se empleará en la presente investigación, ya que fue la utilizada en el trabajo empleado en la validación del modelo [22].

#### 4. SIMULACIÓN MEDIANTE EL MODELO CON TRANSISTORES DEL COMPORTAMIENTO NORMAL Y BAJO FALLAS DEL OP AMP UTILIZADO EN LA CONFIGURACIÓN DE AMPLIFICADOR INVERSOR

Utilizando el modelo con transistores de la Figura 3, junto con los valores enumerados en la Tabla 1 y la configuración de amplificador inversor mostrada en la Figura 4 (con valores de  $R_1 = R_2 = 1 \text{ M}\Omega$  y una resistencia de carga a la salida del amplificador  $R_L = 1 \text{ M}\Omega$ ), se simularon las siguientes condiciones operativas del op amp:

1. Operación normal (sin falla),
2. Falla I: Terminal de drenaje (drain) del transistor Q7 abierto,
3. Falla II: Cortocircuito entre los terminales de compuerta (gate) y drenaje (drain) del transistor Q5, y
4. Falla III: Cortocircuito de los terminales de compuerta (gate), drenaje (drain) y fuente (source) del transistor Q5.

Los resultados de las simulaciones se muestran en las figuras 5, 6, 7, 8, 9, 10, 11 y 12. En las mismas sólo se muestran las curvas que tienen relación con el modelo de grafos de enlace que se desarrolla en la investigación, es decir, el voltaje de desviación y el voltaje de salida. Todas estas curvas se contrastaron con las proporcionadas por el modelo de Wilson et al [22], obteniéndose resultados muy similares, con excepción de la Figura 12, la cual muestra un corrimiento de aproximadamente 0.5 V hacia la izquierda y hacia abajo, lo cual demostraría una limitación del modelo de estos autores.

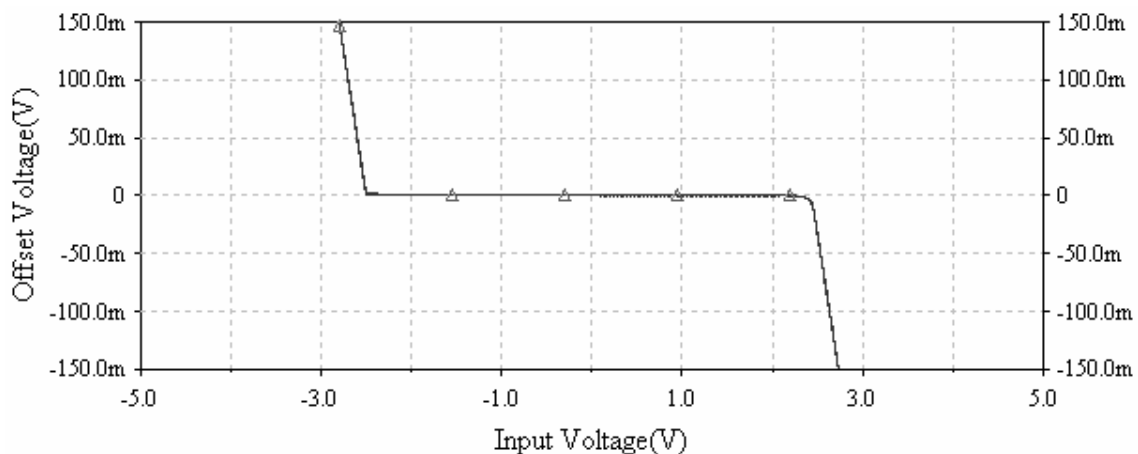


Figura 5. Voltaje de desviación para operación normal del op amp.

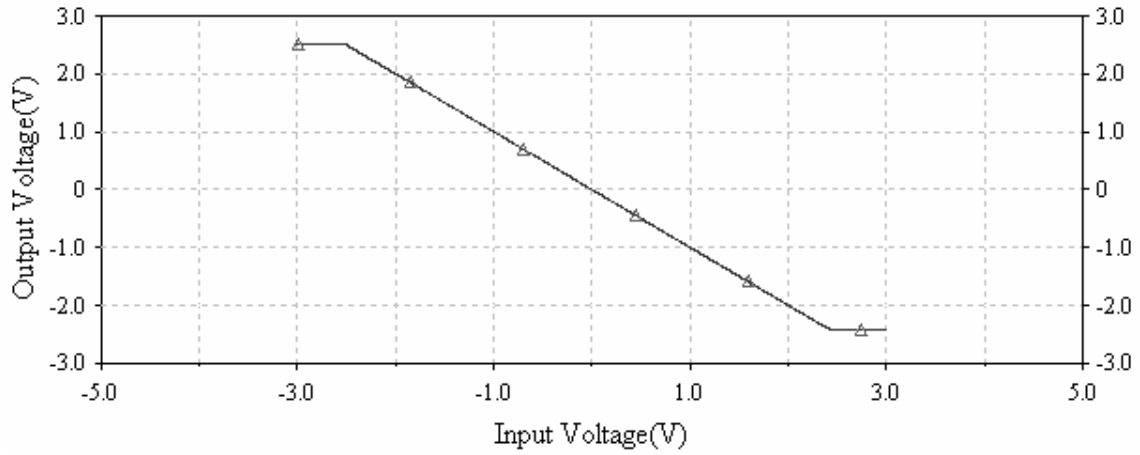


Figura 6. Voltaje de salida para operación normal del op amp.

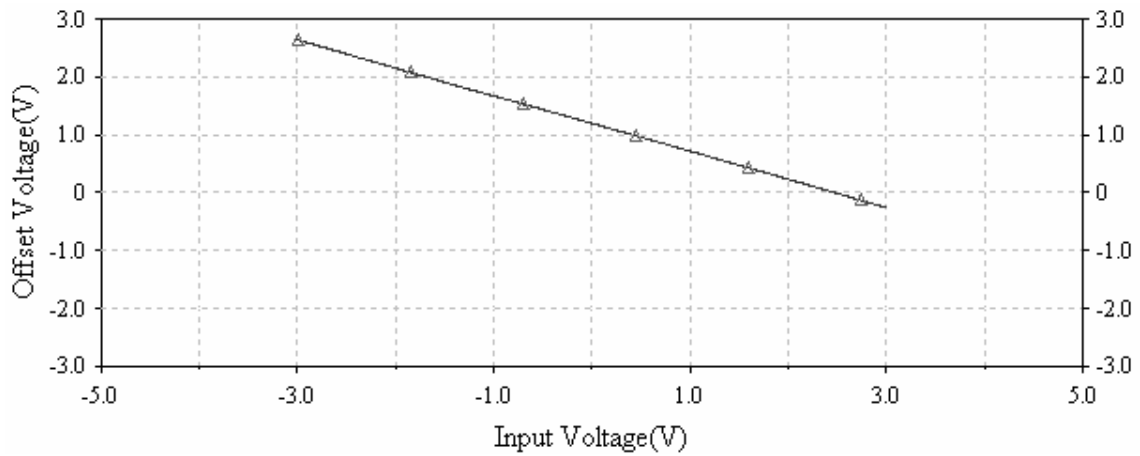


Figura 7. Voltaje de desviación para la falla I.

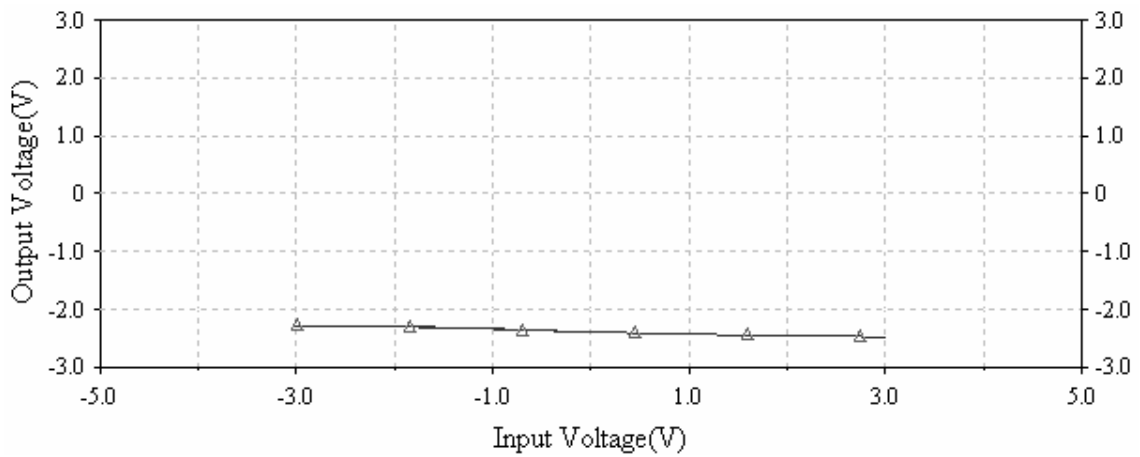


Figura 8. Voltaje de salida para la falla I.

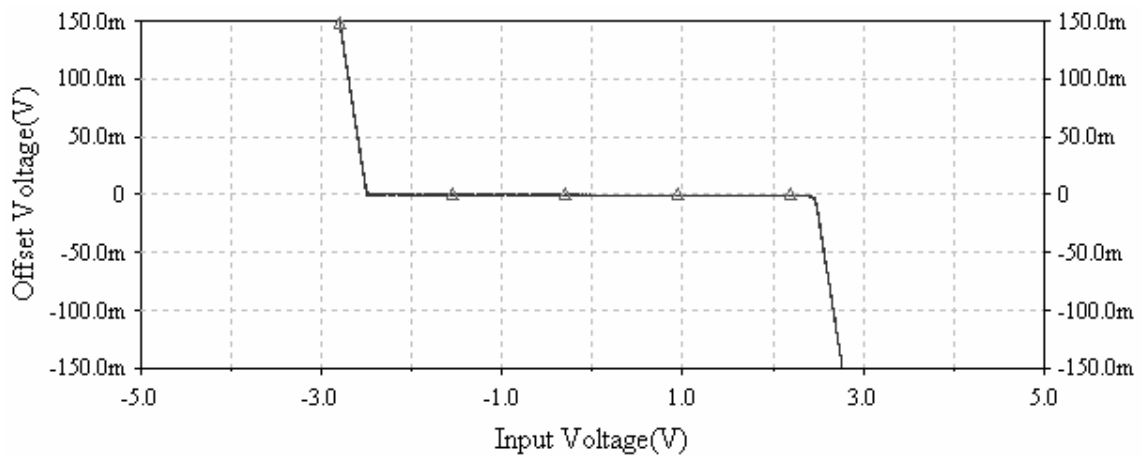


Figura 9. Voltaje de desviación para la falla II.

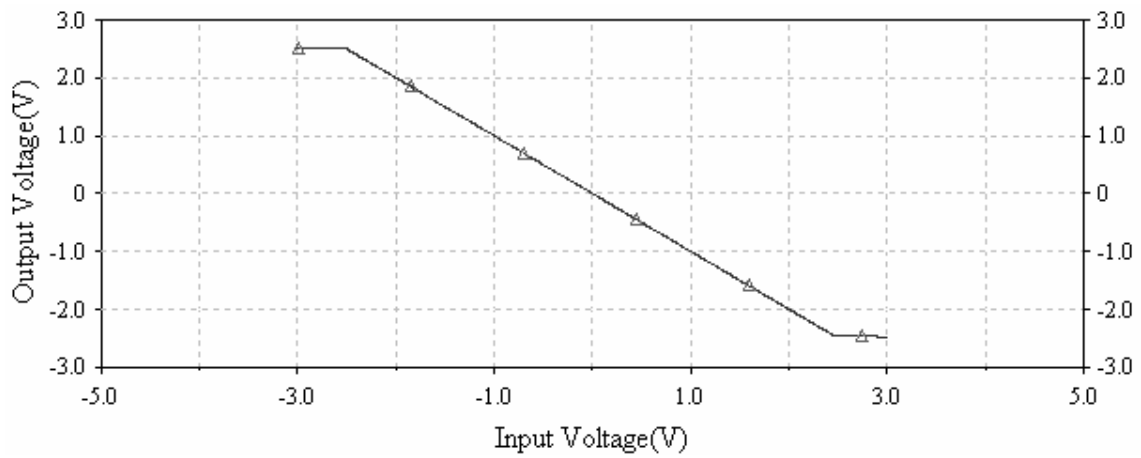


Figura 10. Voltaje de salida para la falla II.

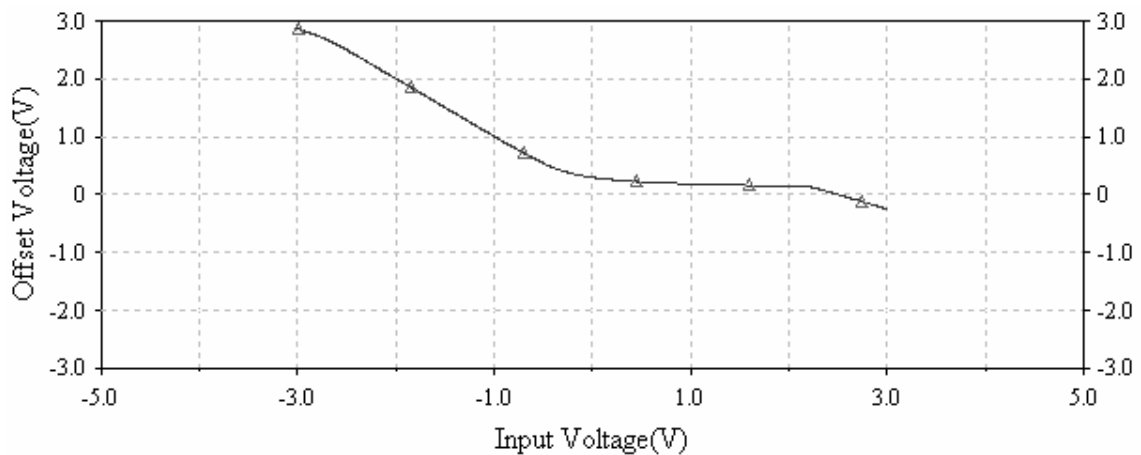


Figura 11. Voltaje de desviación para la falla III.

**5. MODELO DE GRAFOS DE ENLACE PARA EL OP AMP Y EL AMPLIFICADOR INVERSOR**

Los modelos de grafos de enlace propuestos para el op amp y el amplificador inversor se muestran en las Figuras 13 y 14, respectivamente.

En las Figuras 15 y 16 se muestran el op amp y el inversor con los elementos que permiten implementar las diferentes fallas ensayadas. El modelo de la Figura 15 se incorpora como el submodelo de op amp en el sistema de la Figura 16. Mediante el selector de fallas (ver Figura 16) es posible escoger el tipo de la misma (I, II o III) que se va a aplicar al sistema.

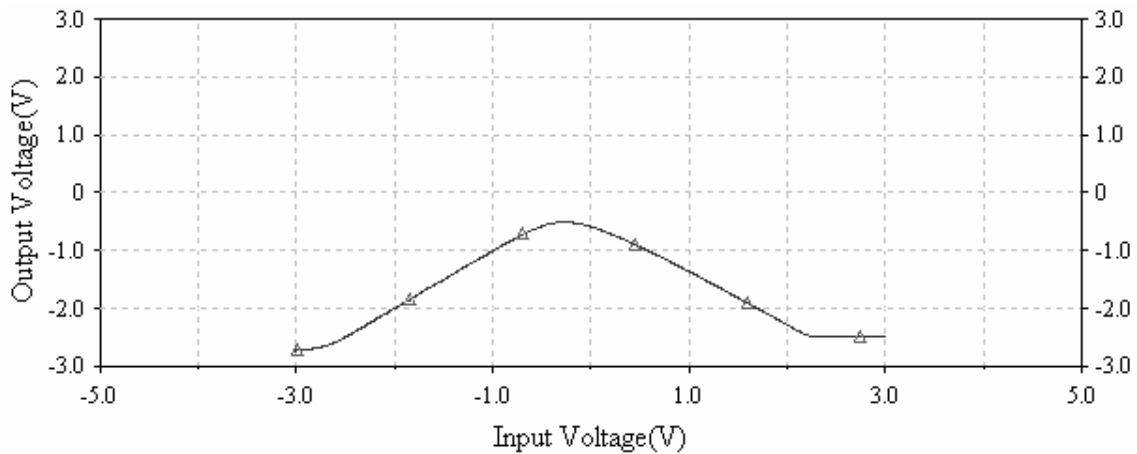


Figura 12. Voltaje de salida para la falla III.

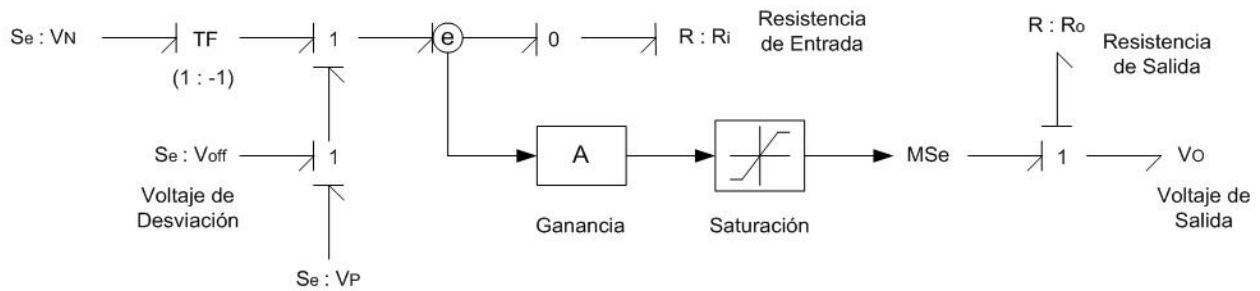


Figura 13. Modelo en bond graph del op amp.

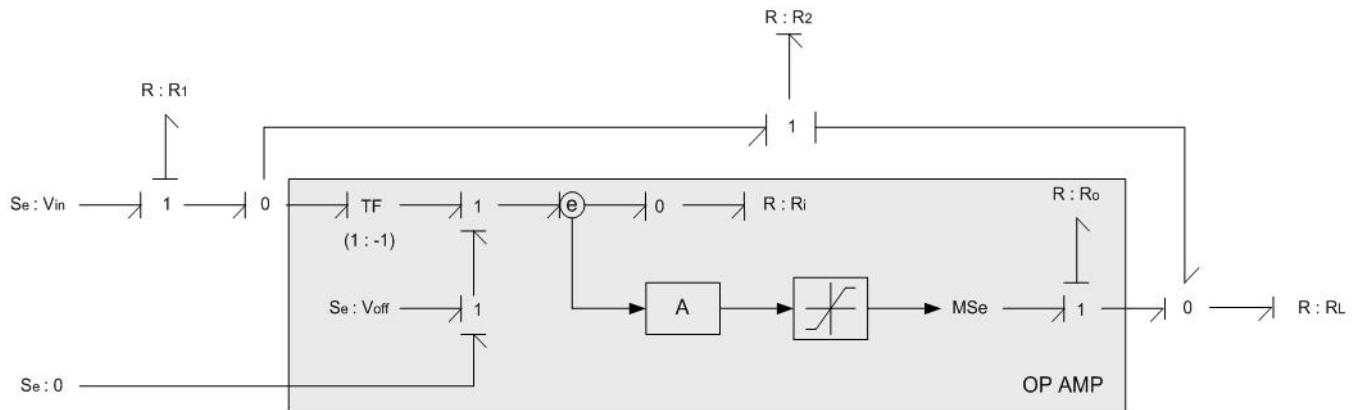


Figura 14. Modelo en bond graph del amplificador inversor.

Ajustando los valores de los cuatro parámetros del modelo de op amp (ganancia, resistencias de entrada y de salida y voltaje de desviación) se lograron reproducir muy aproximadamente las diferentes curvas de [22], como se observa en las Figuras 17, 18, 19 y 20. En las mismas sólo aparecen las gráficas del voltaje de salida del amplificador, que sería la señal observable a la hora de localizar e identificar una falla dentro de un sistema complejo que utilice este elemento.

Puede observarse que la curva del voltaje de salida para la falla II (ver Figura 19) es idéntica a la de operación normal (Figura 17), lo cual la hace indetectable a partir de la medición de esta tensión. Este resultado está de acuerdo con lo obtenido en la simulación realizada con el modelo de transistores (ver Figuras 6 y 10) y con el trabajo de Wilson et al [22].

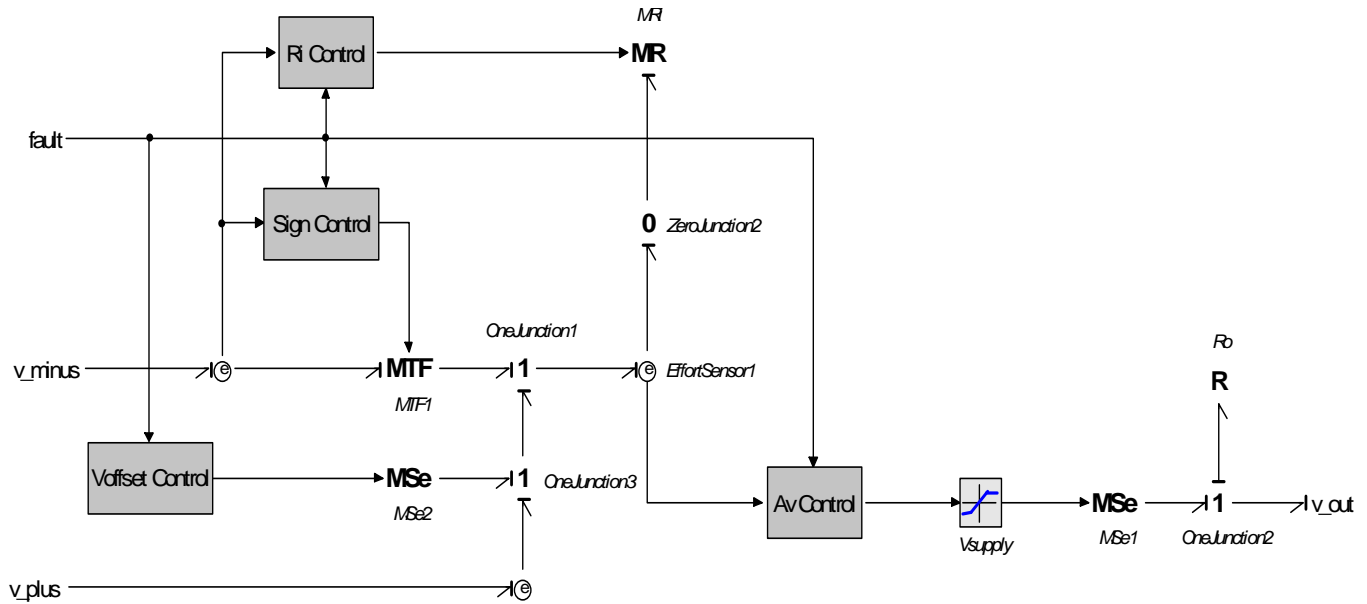


Figura 15. Modelo de grafos de enlace para el op amp con posibilidad de selección de falla.

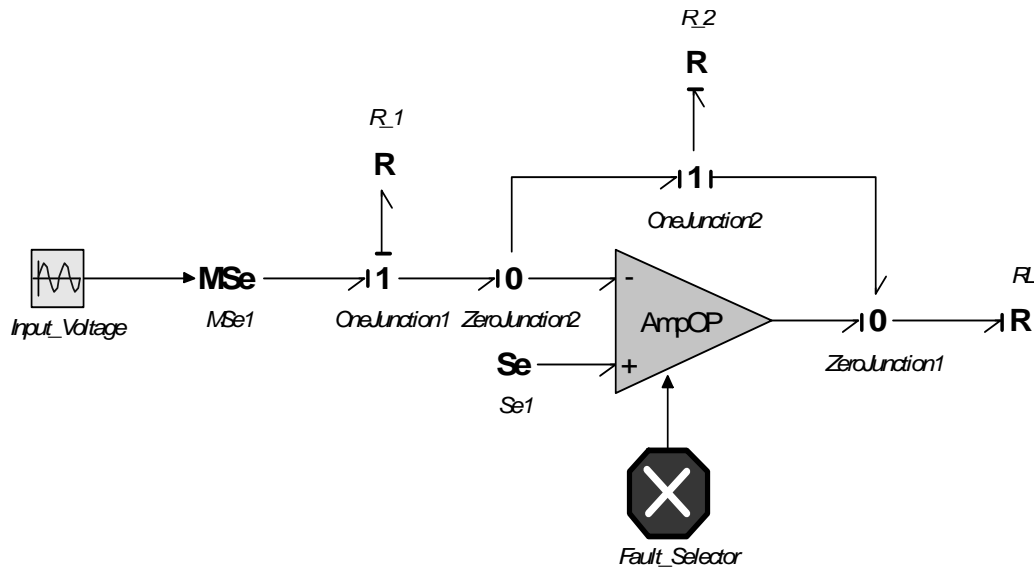


Figura 16. Modelo de grafos de enlace para el amplificador inversor con posibilidad de selección de falla.

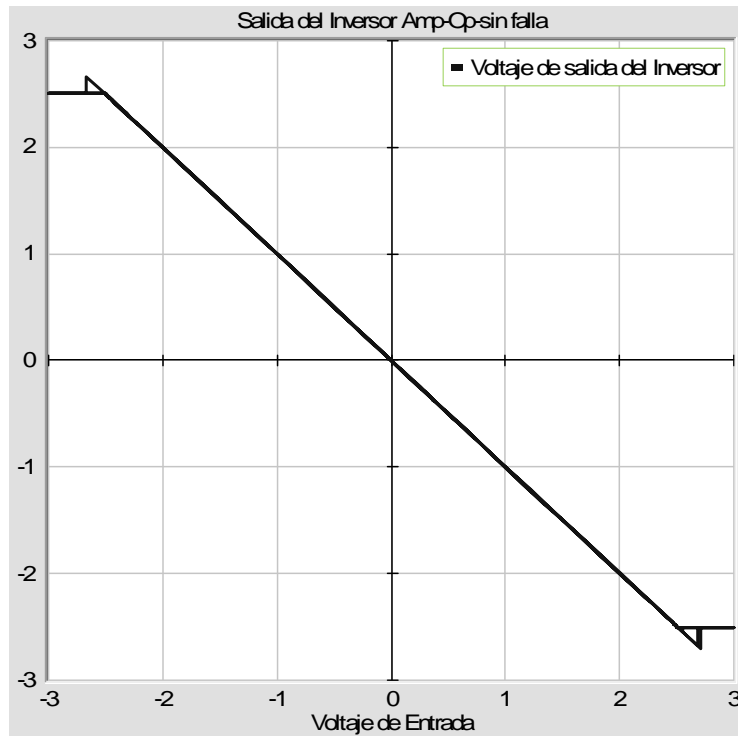


Figura 17. Voltaje de salida para operación normal (sin falla).

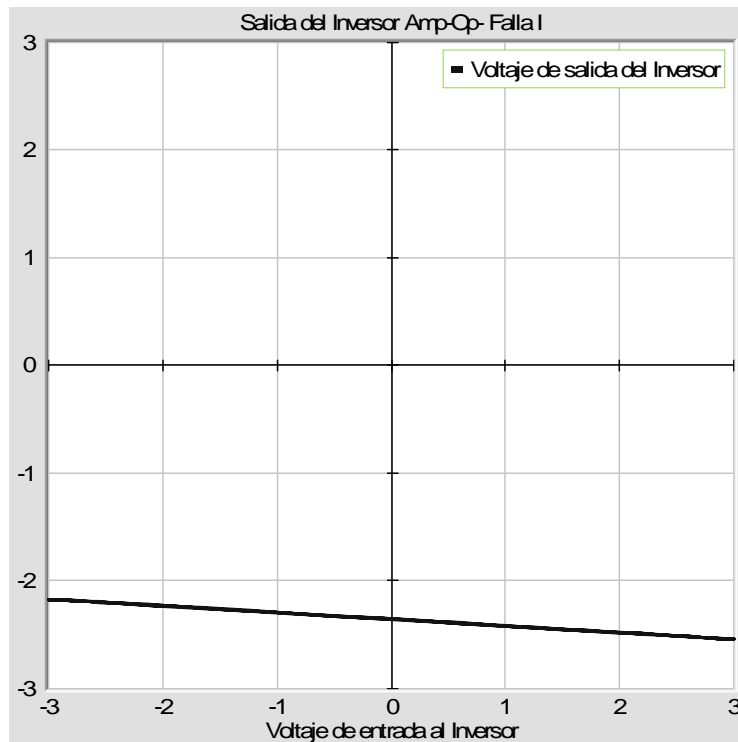


Figura 18. Voltaje de salida con falla I.

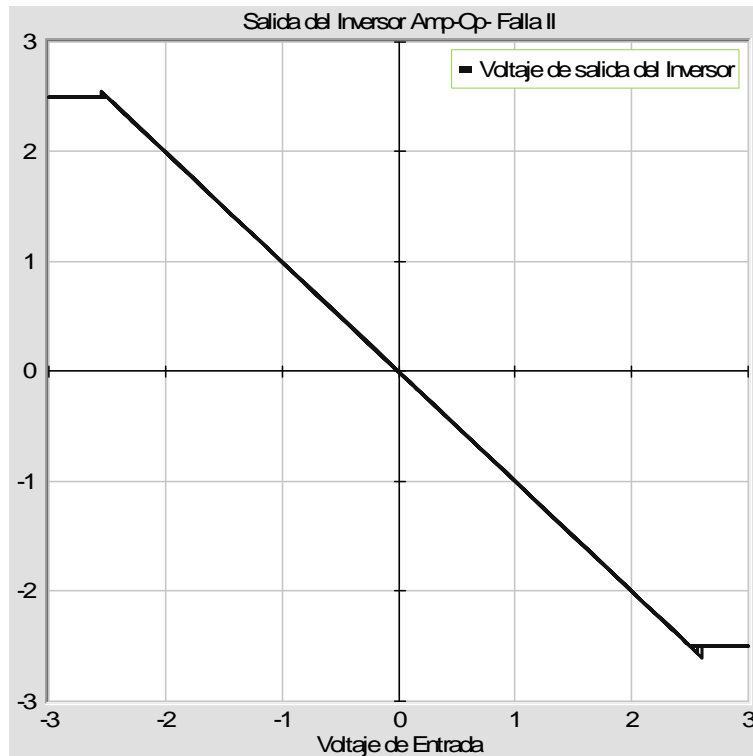


Figura 19. Voltaje de salida con falla II.

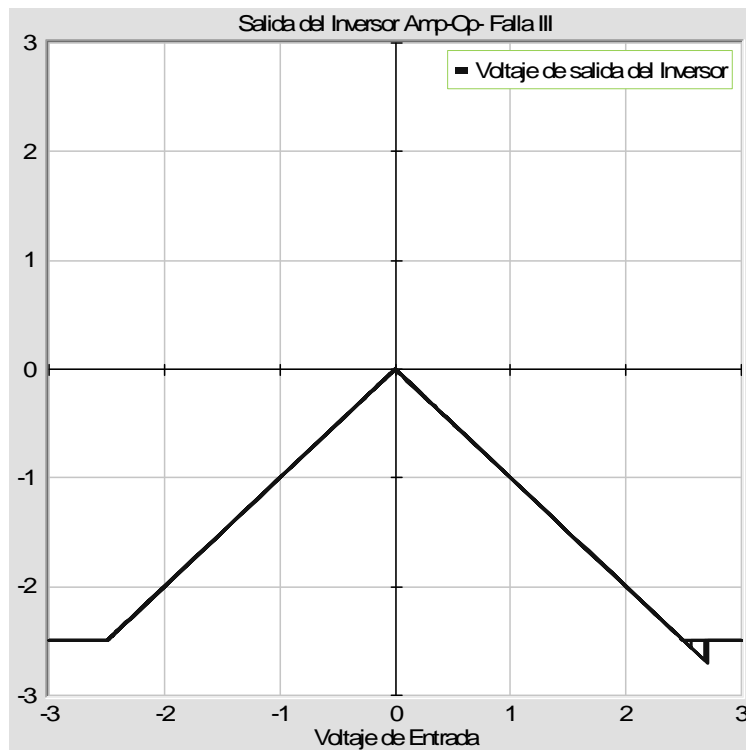


Figura 20. Voltaje de salida con falla III.

## 6. CONCLUSIONES

Los modelos desarrollados en bond graph probaron ser capaces de reproducir completamente las curvas de operación normal y bajo condiciones de falla incluidas en el trabajo de Wilson et al [22], las cuales son aceptadas como suficientemente exactas. Esta similitud corrobora la validez de los modelos con grafos de enlace. De esta manera, se dispone de unos modelos en bond graph que pueden ser introducidos en cualquier sistema complejo que incluya amplificadores inversores, a fin de utilizarlos en el análisis y localización de fallas. El modelo de amplificador operacional obtenido puede ser ensayado con otras configuraciones que también utilizan op amps (no inversor, integrador, etc.).

## 7. BIBLIOGRAFÍA

- [1] Gertler, J. J. Fault detection and diagnosis in engineering systems. Marcel Dekker, Inc., USA, 1998.
- [2] Chiang, L. H., Russell, E. L. y Braatz, R. D. Fault detection and diagnosis in industrial systems. Springer, Gran Bretaña, 2001.
- [3] Kabisatpathy, P., Barua, A. y Sinha, S. Fault detection and diagnosis in analog integrated circuits using artificial neural networks in a pseudorandom testing scheme. Third International Conference on Electrical and Computer Engineering ICECE 2004, Diciembre, 2004, Dhaka, Bangla Desh.
- [4] Venkatasubramanian, V., Rengaswamy, R., Yin, K. y Kavuri, S. A review of process fault detection and diagnosis. Part 1: Quantitative model based methods. Computers and Chemical Engineering, Vol. 27, 2003.
- [5] Venkatasubramanian, V., Rengaswamy, R., Yin, K. y Kavuri, S. A review of process fault detection and diagnosis. Part 2: Qualitative models and search strategies. Computers and Chemical Engineering, Vol. 27, 2003.
- [6] Venkatasubramanian, V., Rengaswamy, R., Yin, K. y Kavuri, S. A review of process fault detection and diagnosis. Part 3: Process history based methods. Computers and Chemical Engineering, Vol. 27, 2003.
- [7] Blanke, M., Kinnaert, M., Lunze, J. y Staroswiecki, M. Diagnosis and Fault-Tolerant Control. Springer, Alemania, 2003.
- [8] Feenstra, P., Mosterman, P., Biswas, G. y Breedveld, P. Bond graph modelling procedures for fault detection and isolation of complex flow processes. Proceedings International Conference on Bond Graph Modeling ICBGM 2001.
- [9] Ghoshal, S., Samantaray, A. y Mukherjee, A. Improvements to single fault isolation using estimated parameters. Proceedings International Conference on Bond Graph Modeling ICBGM 2005.
- [10] Kohda, T., Inoue, K. y Asama, H. Computer aided failure analysis using system bond graphs. Proceedings International Conference on Bond Graph Modeling ICBGM 2001.
- [11] Sia, K. y Naamane, A. Bond graph: a suitable tool for component fault diagnosis. Proceedings International Conference on Bond Graph Modeling ICBGM 2003.
- [12] Mukherjee, A., Karmakar, R. y Samantaray, A. Bond graph in modeling, simulation and fault identification. I. K. International Publishing House, India, 2006.
- [13] Kohda, T., Katsube, H., Fujihara, H. y Inoue, K. Identification of system failure causes using bond graphs models. Proceedings of the International Conference on Systems, Man and Cybernetics, 1993.
- [14] Karnopp, D., Margolis, D. y Rosenberg, R. System dynamics: Modeling and simulation of mechatronic systems, 4th edition. John Wiley and sons, USA, 2006.
- [15] Besbes, K. Modelling semiconductor devices using bond graph techniques. Proceedings of the IEEE International Symposium on Industrial Electronics ISIE 1997.
- [16] Sheng, K., Williams, B. y Finney, S. A review of IGBT models. IEEE Transactions on Power Electronics, Vol. 15, No. 6, 2000.
- [17] Jung, W. IC Op-Amp Cookbook, 3rd edition. Prentice Hall, USA, 1986.
- [18] Millman, J. Microelectrónica: Circuitos y sistemas analógicos y digitales, 2da. edición. Editorial Hispano Europea, España, 1984.
- [19] Christiansen, D. Electronics Engineers' Handbook, 4th edition. McGraw-Hill, USA, 1996.
- [20] Hambley, A. Electrónica, 2da. Edición. Prentice Hall, España, 2001.
- [21] Chang, Y., Lee, C., Chen, J. y Su, C. A behaviour fault level for the closed loop operational amplifier. Journal of Information Science and Engineering, Vol. 16, 2000.

- [22] Wilson, P., Yavuz, K., Ross, J., Zwolinski, M. y Brown, A. Behavioural modelling of Operational Amplifier faults using analogue hardware description languages. Proceedings of the 5th IEEE International Workshop on Behavioral Modelling and Simulation (BMAS 2001), 2001.
- [23] Malik, N. Circuitos Electrónicos: Análisis, Simulación y Diseño. Prentice Hall Internacional, España, 1999.